

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-007880

(43)Date of publication of application : 08.01.2004

(51)Int.Cl.

H02M 3/155

H02M 7/12

(21)Application number : 2002-158653

(71)Applicant : FUJITSU GENERAL LTD

(22)Date of filing : 31.05.2002

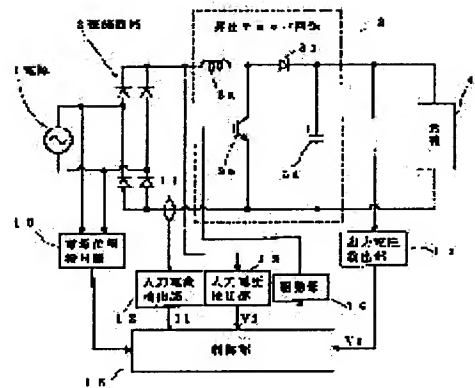
(72)Inventor : TAGUCHI YASUTAKA

## (54) POWER SUPPLY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce the cost of a power supply device by reducing a switching frequency while clearing the higher harmonic regulation.

SOLUTION: Input power from a power source 1 is converted into direct-current voltage, and the voltage for a load 4 is obtained through a voltage boosting chopper circuit 3. When this is done, the switching device 3c of the voltage boosting chopper circuit 3 is caused to switch, and short-circuited through a voltage boosting choke coil 3a to improve the power factor. At this time, a controller 15 turns on and off the switching device 3c based on the result of comparison of a detected input current from an input current detecting part 12 and a reference signal of sinusoidal input current. While doing this, the controller 15 causes a power supply phase detecting part 10 to detect zero crossing. Then, the controller inhibits the operation of the switching device 3c for a predetermined period from a predetermined point before the zero crossing to the point of the zero crossing.



## LEGAL STATUS

[Date of request for examination]

31.01.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号  
特開2004-7880  
(P2004-7880A)

(43) 公開日 平成16年1月8日(2004. 1. 8)

(51) Int.Cl.<sup>7</sup>  
H02M 3/155  
H02M 7/12

F I  
H02M 3/155  
H02M 7/12

H  
Q

テーマコード (参考)  
5H006  
5H730

審査請求 未請求 請求項の数 11 O L (全 10 頁)

(21) 出願番号	特願2002-158653 (P2002-158653)	(71) 出願人	000006611
(22) 出願日	平成14年5月31日 (2002. 5. 31)		株式会社富士通ゼネラル
		(74) 代理人	100083404
			弁理士 大原 拓也
		(72) 発明者	田口 泰貴
			神奈川県川崎市高津区末長 1 1 1 6 番地
			株式会社富士通ゼネラル内
		F ターム (参考)	5H006 AA02 CA01 CA07 CB01 CC02
			DA02 DC02 DC04 DC05
			5H730 AA14 AA15 AA18 AS01 BB14
			BB57 DD02 EE07 FD01 FD11
			FD21 FD41

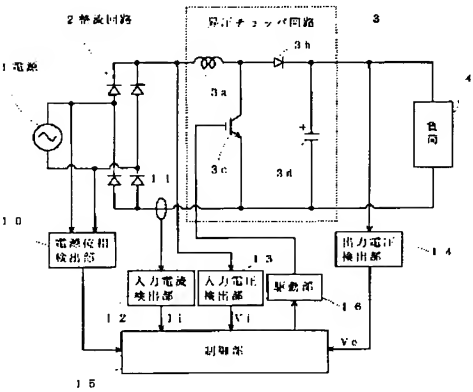
(54) 【発明の名称】 電源装置

(57) 【要約】

【課題】 電源高調波規制をクリアしつつ、スイッチング周波数を低下させることにより、電源装置の低コスト化を図る。

【解決手段】 入力電源 1 を直流電圧に変換して昇圧チョップパ回路 3 で負荷 4 の電圧を得る際、昇圧チョップパ回路 3 のスイッチング素子 3 c をスイッチングし、昇圧チョークコイル 3 a を介して短絡して力率を改善する。このとき、制御部 1 5 は入力電流検出部 1 2 による検出入力電流と正弦波状の入力電流基準信号との比較結果によりそのスイッチング素子 3 c をオン、オフする一方、電源位相検出部 1 0 にてゼロクロスを検出し、ゼロクロスの所定前から同ゼロクロスまでの所定期間にわたってスイッチング素子 3 c の動作を禁止する。

【選択図】 図 1



## 【特許請求の範囲】

## 【請求項 1】

交流電源を直流電圧に変換して負荷電圧とする際、その変換された電圧を少なくともリアクタ（コイル）を介して短絡して力率を改善する電源装置において、上記リアクタを含む力率改善手段のスイッチング素子をスイッチングするとともに、入力電流と正弦波状の入力電流基準信号との比較結果により、上記スイッチング素子をオン、オフして、上記力率改善手段の出力電圧を上記負荷電圧とする一方、上記交流電源のゼロクロスを検出し、そのゼロクロスの所定期間から同ゼロクロスまでの所定期間にわたって上記スイッチング素子のスイッチング動作を禁止するようにしたことを特徴とする電源装置。

10

## 【請求項 2】

上記交流電源のゼロクロス点において上記力率改善手段の入力電流が所定値以上となった場合に、上記スイッチング動作禁止期間をスイッチング信号に含める請求項 1 に記載の電源装置。

## 【請求項 3】

上記入力電流基準信号は、出力電圧指令値（負荷の電圧指令値）と上記力率改善手段の出力電圧との偏差に応じて決定された振幅値と、上記力率改善手段の入力電圧波形あるいは入力電圧波形の絶対値との乗算により得る請求項 1 または 2 に記載の電源装置。

## 【請求項 4】

上記入力電流基準信号は、上記力率改善手段の出力電圧あるいは上記負荷に応じて決定された振幅値と、上記力率改善手段の入力電圧波形あるいは入力電圧波形の絶対値との乗算により得る請求項 1 または 2 に記載の電源装置。

20

## 【請求項 5】

上記入力電流基準信号は、上記力率改善手段の入力電流の実効値あるいは入力電流の絶対値の平均値に応じて決定された振幅値と、上記力率改善手段の入力電圧波形あるいは入力電圧波形の絶対値との乗算により得る請求項 1 または 2 に記載の電源装置。

## 【請求項 6】

上記振幅値と上記絶対値の乗算は、上記入力電圧波形あるいは入力電圧波形の絶対値を上記入力電流基準信号の振幅値に応じた P W M 信号によってチョッピングすることにより行われる請求項 3 ないし 5 のいずれか 1 項に記載の電源装置。

30

## 【請求項 7】

上記出力電圧指令値は、入力電源の電圧ピーク値よりも低く設定される請求項 3 に記載の電源装置。

## 【請求項 8】

上記振幅値は、あらかじめ出力電圧あるいは負荷状態に応じて経験的に求められた値である請求項 4 に記載の電源装置。

## 【請求項 9】

上記振幅値は、あらかじめ上記負荷の量の関数として得られた値である請求項 4 に記載の電源装置。

## 【請求項 10】

上記負荷はモータで、その回転数を負荷量としてなる請求項 9 に記載の電源装置。

40

## 【請求項 11】

空気調和機のモータの電源として用いられる請求項 1 ないし 10 のいずれか 1 項に記載の電源装置。

## 【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】

本発明は、空気調和機のコンプレッサモータなどに好適な電源装置に関し、さらに詳しく言えば、昇圧チョッパ型の力率改善および高調波電流抑制機能を有する電源装置に関するものである。

50

## 【0002】

## 【従来の技術】

力率改善および高調波電流抑制手段の一例として、特開昭54-101148号公報に記載された方式のものがある。この方式では、図7に示すように、入力電源（交流電源）1を整流回路2で全波整流し、この交流／直流変換した電圧を昇圧チョップ回路（力率改善手段）3で所定電圧に昇圧する。

## 【0003】

昇圧チョップ回路3は、整流回路2の正端子側に直列に接続した昇圧チョークコイル（リアクタ）3aと、この昇圧チョークコイル3aに直列に接続した逆流阻止ダイオード3bと、昇圧チョークコイル3aと逆流阻止ダイオード3bの間で整流回路2の負端子側に接続したスイッチング素子（例えばIGBT；絶縁ゲート形トランジスタ）3cと、出力電圧を平滑化する平滑コンデンサ3dとを備えている。

10

## 【0004】

動作としては、昇圧チョークコイル3aを介してスイッチング素子3cによってスイッチングして短絡する一方、このスイッチングされている電圧を逆流阻止ダイオード3bから平滑コンデンサ3dに供給して負荷4の電圧とする。負荷4としては、例えば空気調和機のコンプレッサモータに適用した場合、インバータ回路4aおよびモータ4bを想定することができる。

## 【0005】

図8に示すように、上記昇圧チョップ回路3にあつては、入力電流の絶対値が入力電圧の絶対値と相似形の所定範囲（電流制御範囲； $\delta$ ）内に収まるように、スイッチング素子3cをオン、オフして制御を行う。この場合、入力電流基準信号（いわゆる正弦波状の信号）を $I_r$ とすると、入力電流が $I_r + \delta/2$ と $I_r - \delta/2$ との間に収まるように、スイッチング素子3cをオン、オフすることになる。

20

## 【0006】

また、スイッチング素子3cのスイッチング周波数は、主に電流制御範囲、入力電源電圧リアクトル容量および出力電圧などによって決定される。そのスイッチング周波数は、当然に入力電源1の周波数に比べて十分高くなるように設定するが、例えば家電機器などの場合一般的に10数kHzから20数kHzの値に設定する。

## 【0007】

ところで、スイッチング周波数が高く設定されている場合には、スイッチング損失が大きく、また、スイッチング素子3cの自体が大型化し、あるいはスイッチング素子3cが複数個必要である。さらに、高速スイッチングによりノイズが発生量が増大し、これに伴ってノイズフィルタの追加が必要となり、また、リアクタが高周波数対応のものとしなければならず、コスト増大の要因が増えることになる。

30

## 【0008】

そこで、スイッチング周波数が低くなるように、リアクタのインダクタンスを大きくし、出力電圧を小さく設定すると、図9に示すように、入力電源のゼロクロス点において入力電流がゼロクロス点から大きく離れることがある。すなわち、スイッチング素子3cのオンタイミング（あるいはオフタイミング）がゼロクロス点から離れることがある。

40

## 【0009】

そうなると、上記昇圧コチョップ回路3によって低減した3次高調波成分が3次以降の高次に分散して、高次成分が増加してしまう。そのため、電源高調波規制限度値を超えてしまうなどの問題が生ずる。

## 【0010】

このように、上記従来の電源装置では、電源高調波規制限度値との関係からスイッチング周波数を下げることが困難であり、高い周波数でスイッチングを行わなければならないので、コストの増大を招いていた。

## 【0011】

したがって、本発明の課題は、電源高調波規制をクリアしつつ、スイッチング周波数を低

50

下させることにより、電源装置の低コスト化を図ることにある。

【0012】

【課題を解決するための手段】

上記課題を解決するため、本発明は、交流電源を直流電圧に変換して負荷電圧とする際、その変換された電圧を少なくともリアクタ（コイル）を介して短絡して力率を改善する電源装置において、上記リアクタを含む力率改善手段のスイッチング素子をスイッチングするとともに、入力電流と正弦波状の入力電流基準信号との比較結果により、上記スイッチング素子をオン、オフして、上記力率改善手段の出力電圧を上記負荷電圧とする一方、上記交流電源のゼロクロスを検出し、そのゼロクロスの所定前から同ゼロクロスまでの所定期間にわたって上記スイッチング素子のスイッチング動作を禁止するようにしたことを特徴している。 10

【0013】

上記交流電源のゼロクロス点において上記昇圧チョッパ回路の入力電流が所定値以上となった場合に、上記スイッチング動作禁止期間をスイッチング信号に含めることが好ましい。これにより、ゼロクロス点近傍でのみ、スイッチング動作が禁止されることから、力率改善への影響が極めて少ない一方、入力電流波形が改善され、高次高調波が低減される。

【0014】

第1の態様として、上記入力電流基準信号は、出力電圧指令値（負荷の電圧指令値）と上記昇圧チョッパ回路の出力電圧との偏差に応じて決定された振幅値と、上記昇圧チョッパ回路の入力電圧波形あるいは入力電圧波形の絶対値との乗算により得ることができる。 20

【0015】

また、第2の態様として、上記入力電流基準信号は、上記昇圧チョッパ回路の出力電圧あるいは上記負荷に応じて決定された振幅値と、上記昇圧チョッパ回路の入力電圧波形あるいは入力電圧波形の絶対値との乗算によっても得ることができる。

【0016】

さらに、第3の態様として、上記入力電流基準信号は、上記昇圧チョッパ回路の入力電流の実効値あるいは入力電流の絶対値の平均値に応じて決定された振幅値と、上記昇圧チョッパ回路の入力電圧波形あるいは入力電圧波形の絶対値との乗算によっても得ることができる。

【0017】

このように、電源装置の用途に応じて入力電流基準信号の振幅値が決定でき、例えばコンプレッサなどのように1回転で負荷変動（回転速度変動）が生じる場合、その負荷に応じて入力電流基準信号の振幅値が決定され、つまり最適な入力電流基準信号が得られる。 30

【0018】

上記振幅値と上記絶対値との乗算は、上記入力電圧波形あるいは入力電圧波形の絶対値を上記入力電流基準信号の振幅値に応じたPWM信号によってチョッピングすることにより行うことが好ましい。

【0019】

これによれば、乗算は少なくともトランジスタによるチョッパ回路のハードウェアによって行うことができる。例えば、チョッパ回路の電源電圧を入力電圧 $V_i$ とし、振幅値に応じたパルス変調（PWM）信号を用いて、その入力電圧 $V_i$ がチョッピングすることにより入力電流基準信号が得られる。したがって、制御手段として高速のCPUを用いなくて済み、低コスト化が達成される。 40

【0020】

上記出力電圧指令値は、入力電源の電圧ピーク値よりも低く設定することが好ましく、これによれば、昇圧チョッパ回路のスイッチング素子によるスイッチングが適切に行われ、例えばスイッチング周波数が低くでき、入力電流波形を正弦波状にでき、高次高調波が低減される。

【0021】

上記振幅値は、あらかじめ出力電圧あるいは負荷状態に応じて経験的に求めて記憶させて 50

おくともよい。また、上記振幅値は、あらかじめ上記負荷の量の関数として得てもよい。この負荷量については、上記負荷がモータである場合、そのモータの回転数を負荷量にするともよい。これにより、電源装置の用途に適応した振幅値が用いられる。

#### 【0022】

本発明の電源装置は、例えば家電機器の全般にわたって適用可能であるが、特に空気調和機のコンプレッサモータの電源装置として好適である。

#### 【0023】

##### 【発明の実施の形態】

次に、本発明の実施形態を図1ないし図6を参照して詳しく説明する。なお、図1中、図7と同一部分には同一符号を付して重複説明を省略する。また、図2(a)および図4(a)は図8(b)に対応している。 10

#### 【0024】

本発明の電源装置は、昇圧チョッパにおけるスイッチングを入力電流波形のゼロクロス点の所定前から同ゼロクロス点まで禁止し(図2参照)、そのゼロクロス点における入力電流を確実にゼロとすることにより、スイッチング周波数にかかわらず、入力電流ゼロにおいて昇圧チョッパ手段のスイッチング素子をオン(あるいはオフ)可能とし、高次高調波電流を低減する。

#### 【0025】

図1において、この電源装置は、入力電源1の位相を検出するための電源位相検出部10と、昇圧チョッパ回路3の入力電流 $I_i$ を検出する電流センサ(例えばCT)11および入力電流検出部12と、昇圧チョッパ回路3の入力電圧 $V_i$ を検出するための入力電圧検出部13と、昇圧チョッパ回路3の出力電圧 $V_o$ を検出するための出力電圧検出部14と、それら検出値などにしたがってスイッチング素子3cをオン、オフする信号を出力する制御部15と、この信号によりスイッチング素子3cを駆動する駆動部16とを備えている。 20

#### 【0026】

この電源装置の動作を図2(a)の波形図および図2(b)のタイムチャート図を参照して説明すると、制御部15は、出力電圧指令値(負荷4の印加電圧指令値)と出力電圧 $V_o$ との偏差をもとにしてスイッチング素子3cをスイッチングするための信号(スイッチング信号)を生成する。 30

#### 【0027】

このとき、電源位相検出部10からの検出信号により、入力電源波形のゼロクロス点を検出するとともに、ゼロクロス点の所定前までの時間(スイッチング動作禁止期間)を算出し、このスイッチング動作禁止期間をスイッチング信号に含める。

#### 【0028】

図3に示すように、まず、出力電圧指令値と出力電圧検出部14による検出電圧 $V_o$ との偏差が演算手段15aで算出され、この算出偏差により電流基準信号振幅作成手段15bで入力電流基準信号 $I_r$ の振幅値(いわゆる基準となる正弦波状の振幅値)が作成される。 40

#### 【0029】

この作成振幅値と入力電圧検出部13による検出電圧 $V_i$ との乗算が演算手段15cで行われ、この乗算結果の入力電流基準信号 $I_r$ をもとにしてヒステリシスが作成される。なお、その検出電圧 $V_i$ としては入力電圧波形あるいは入力電圧波形の絶対値を用いるともよい。

#### 【0030】

そのヒステリシスをもった入力電流基準信号 $I_r$ の値と入力電流検出部12による検出入力電流 $I_i$ とがヒステリシスコンパレータ手段15dで比較され、この比較結果によりスイッチング素子3cのスイッチング信号が作成される。

#### 【0031】

このスイッチング信号により昇圧チョッパ回路3が制御され、つまり従来と同様に基準電 50

流基準信号  $I_r$  を基準の正弦波としてスイッチング素子 3 c がスイッチングされ、図 2 (a) に示す入力電流波形が得られる。

【0032】

一方、電源位相検出部 10 による検出電源位相信号 (例えば電圧位相) をもとにしてスイッチング動作の許可期間および所定時間 (動作禁止期間) を含む動作状態信号がスイッチング動作時間作成手段 15 e で得られる。

【0033】

この場合、入力電源波形のゼロクロス点を検出し、このゼロクロス点から次のゼロクロス点までの間において、ゼロクロス点から所定時間動作許可とし、この所定時間以後、次のゼロクロス点までスイッチング動作を禁止とする。なお、そのスイッチング動作禁止期間は予め経験的に求め、例えば入力電源 1 の周波数が低いほど、その動作禁止時間を長くしてもよい。

10

【0034】

このようにして得られた動作状態信号とヒステリシスコンパレータ 15 d で得られたスイッチング信号が論理積手段 15 f で演算され、この演算結果のスイッチング信号が駆動部 16 に出力される。

【0035】

これにより、図 2 (a) に示すように、入力電源 1 のゼロクロス点にあつては、入力電流が強制的にゼロ状態となるため、スイッチング素子 3 c のオンタイミング (あるいはオフタイミング) がゼロクロス点から離れることもない。

20

【0036】

したがって、スイッチング周波数を低くなるように、リアクタのインダクタンスを大きくする必要もなく、また、出力電圧を低く設定しなくとも、高次の高調波成分のノイズが増加せず、その高調波成分が電源高調波規制値を越えるということもない。また、スイッチング素子 3 c としては大型のものを必要とせず、あるいは多数必要とせず、これにより低コスト化が図れる。

【0037】

しかも、出力電圧指令値を入力電源 1 の電圧ピーク値より低く設定するようにしておくと、入力電流波形が図 4 に示す形となり、入力電流のピーク値が抑制される。したがって、スイッチング回数を減少させることもできる。すなわち、スイッチング周波数を低くすることができ。

30

【0038】

なお、上記スイッチング動作禁止期間をスイッチング信号に含める条件としては、入力電源 1 のゼロクロス点において昇圧チョップ回路 3 の入力電流  $I_i$  が所定値以上となった場合とする。すなわち、その入力電流が低い状態にあるときには、例えばスイッチング周波数が高くなることもなく、高次高調波が少ないからである。

【0039】

上記実施形態では、電流基準信号振幅を出力電圧指令値と出力電圧  $V_o$  と偏差に応じて決定しているが、電流基準信号振幅作成手段 15 b における電流基準信号振幅は負荷 4 に応じて決定するようにしてもよい。この場合、予め負荷 4 の大きさに関係づけられた振幅値を経験的に求めて記憶しておき、その負荷の大きさに応じた振幅値を出力すればよい。

40

【0040】

また、上記負荷 4 の大きさの代わりに、その負荷状態が反映する入力電流実効値を用いるようにしてもよい。その場合、制御部は図 5 に示す構成とする。なお、図中、図 3 と同一部分および相当する部分には同一符号を付して重複説明を省略する。

【0041】

図 5 において、制御部 15 は、入力電流検出部 12 による検出電流  $I_i$  により実効値を実効値演算部 15 g で算出し、この入力電流実効値をもとにして電流基準信号振幅作成手段 15 b で入力電流基準信号  $I_r$  の振幅値を作成する。

【0042】

50

この場合、電流基準信号振幅作成手段 15 b では、上述したように、図 2 に示す基準とする入力電流基準信号  $I_r$  の振幅が作成され、入力電流実効値が大きければ、その  $I_r$  の振幅が大きい値となる。

【0043】

ところで、制御部 15 にはマイクロコンピュータなどの CPU を用いることになるが、その CPU を例えば空気調和機の制御部と兼用すると、その CPU の処理負担が増加し空調制御に支障をきたすこともある。

【0044】

そこで、制御部 15 の演算手段 15 c を図 6 に示すハードウェア回路で実現し、その CPU の処理負担を軽減するようにすると好ましい。この演算手段 15 c は、トランジスタを用いたチョッパ回路 20 およびオペアンプによるホロワ回路と RC 回路とを組み合わせたローパスフィルタ回路 21 から構成する。そのチョッパ回路 20 およびローパスフィルタ 21 は一般に用いる回路であるが、他の回路構成としてもよい。

【0045】

この場合、トランジスタ回路の電源電圧を入力電圧  $V_i$  とし、この入力電圧  $V_i$  を PWM 信号によってチョッピングし、このチョッピングされた入力電圧  $V_i$  をローパスフィルタ回路 21 に通して入力電流基準信号  $I_r$  を得る。

【0046】

また、入力電圧  $V_i$  としては、入力電圧波形や入力電圧波形の絶対値を用い、その PWM 信号は電流基準信号振幅作成手段 15 b による電流基準信号の振幅値に応じた周期（デュティ）のものを用いる。

【0047】

なお、出力電圧エラーアンプ出力による信号はパルス幅変調（PWM）によるが、例えば出力電圧に基づいた PWM 信号は空気調和機などに搭載されているマイクロコンピュータによって容易に作成することができる。したがって、上記制御部 15 は例えば空気調和機の制御手段である CPU と兼用することにより、電源装置の低コスト化が図れる。

【0048】

また、上記入力電流基準信号  $I_r$  を算出する方法としては、昇圧チョッパ回路 3 の入力電流の実効値あるいは入力電流の絶対値の平均値に応じてその入力電流基準信号  $I_r$  の振幅値を決定し、この振幅値を上記演算手段 15 c で昇圧チョッパ回路 3 の入力電圧波形あるいは入力電圧波形の絶対値に乗算するようにしてもよい。

【0049】

さらに、上記振幅値としては、あらかじめ出力電圧あるいは負荷状態に応じて経験的に求めて記憶しておくか、あるいはあらかじめ上記負荷の量の関数として得るようにしてもよい。

【0050】

また、上記負荷の大きさやその量としては、モータ 4 b の回転数を用い、この回転数に応じて入力電流基準信号  $I_r$  の振幅値を得るようにしてもよい。この電源装置は、特に空気調和機のコンプレッサモータ駆動用として好適である。

【0051】

【発明の効果】

以上説明したように、本発明によれば、力率改善手段のスイッチング素子をスイッチングするとともに、入力電流と正弦波状の入力電流基準信号との比較結果によりそのスイッチング素子をオン、オフして力率改善手段の出力電圧を負荷の電圧とする一方、入力電源のゼロクロスを検出し、そのゼロクロスの所定期間から同ゼロクロスまでの所定期間をスイッチング素子の動作を禁止期間としていることから、入力電源のゼロクロス点で入力電流が強制的にゼロとなり、そのゼロクロス点近傍における入力交流波形が改善され（正弦波状にされ）、高次高調波電流の低減が図れる。

【0052】

また、スイッチング素子のスイッチング周波数を低くなるように、リアクタのインダクタン

10

20

30

40

50



スを大きくする必要もなく、また出力電圧を低く設定しなくとも、高次の高調波成分のノイズが増加せず、ひいてはその高調波成分が電源高調波規制値を越えるということもなく、しかもスイッチング素子としては大型のものを必要とせず、あるいは多数必要とせず、つまり当該装置の低コスト化を図ることができる。

【図面の簡単な説明】

【図 1】本発明による電源装置の実施形態を示す概略的な回路図。

【図 2】上記実施形態の動作を説明するための概略的波形図およびタイムチャート図。

【図 3】上記実施形態の制御部を示す概略的なブロック線図。

【図 4】上記実施形態の別の動作例を説明するための概略的な波形図およびタイムチャート図。

10

【図 5】図 3 に示す制御部の変形例を示す概略的なブロック線図。

【図 6】図 3 よび図 5 の制御部の演算手段を説明する概略的な回路図。

【図 7】従来の電源装置を説明するための概略的な回路図。

【図 8】上記従来例の電源装置の動作を説明する概略的な波形図。

【図 9】上記従来例の電源装置の動作を説明する概略的な波形図。

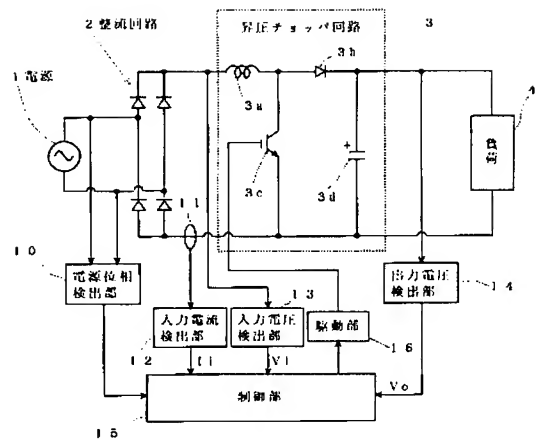
【符号の説明】

- 1 入力電源（交流電源）
- 2 整流回路
- 3 昇圧チョッパ回路
- 3 a 昇圧チョークコイル
- 3 b 逆流阻止ダイオード
- 3 c スwitching素子（IGBT）
- 3 d 平滑コンデンサ
- 4 負荷
- 1 0 電源位相検出部
- 1 1 電流センサ（CT）
- 1 2 入力電流検出部
- 1 3 入力電圧検出部
- 1 4 出力電圧検出部
- 1 5 制御部
- I i 入力電流
- V i 入力電圧
- V o 出力電圧
- I r 入力電流基準信号

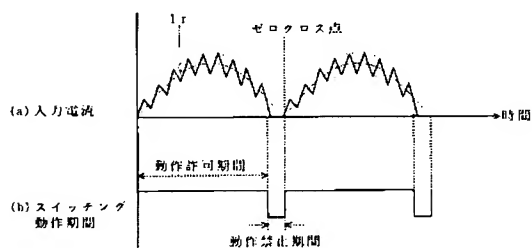
20

30

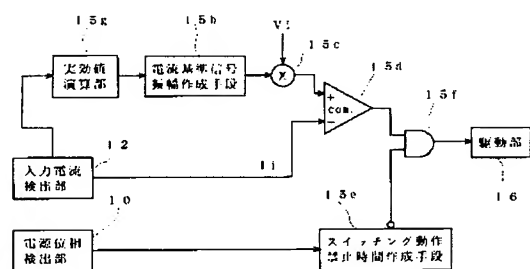
【図 1】



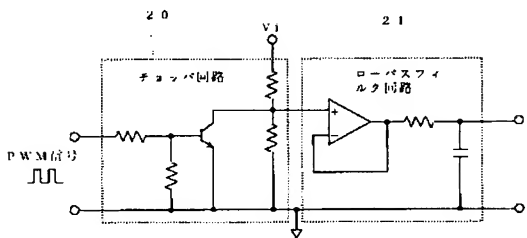
【図 2】



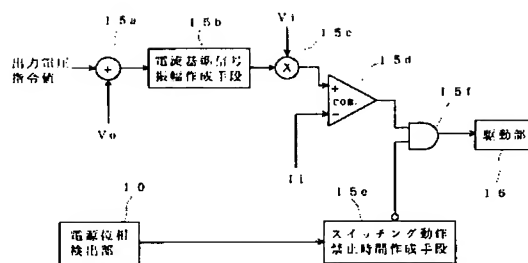
【図 5】



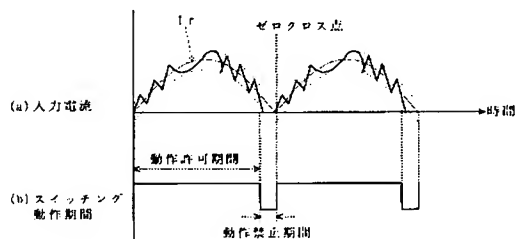
【図 6】



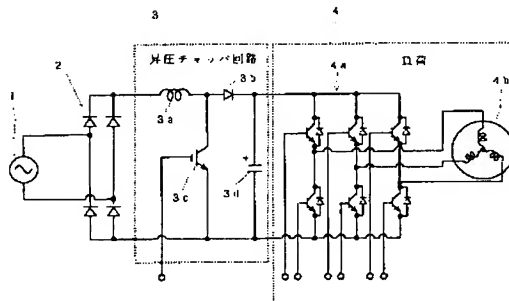
【図 3】



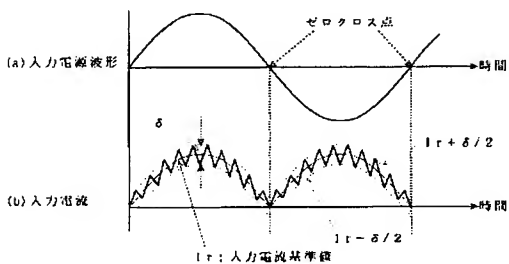
【図 4】



【図 7】



【図 8】



【図 9】

